

实验五 集成计数器及寄存器（综合性）

一、实验目的

1. 熟悉集成计数器逻辑功能和各控制端作用。
2. 掌握计数器使用方法。

二、实验仪器及材料

1. 双踪示波器
2. 器件

74LS90	十进制计数器	2 片
74LS00	二输入端四与非门	1 片

三、实验内容及步骤

1. 集成计数器 74LS90 功能测试。

74LS90 是二—五—十进制异步计数器。

逻辑简图如图 5.1 所示

74LS90 具有下述功能：

- 直接置 0 ($R_{0(1)} \cdot R_{0(2)} = 1$)，直接置 9 ($S_{9(1)} \cdot S_{9(2)} = 1$)
- 二进制计数 (CP_1 输入 Q_A 输出)
- 五进制计数 (CP_2 输入 Q_D, Q_C, Q_B 输出)
- 十进制计数 (两种接法如图 6.2A、B 所示)

按芯片引脚图分别测试上述功能，并填入

表 5.1、表 5.2、表 5.3 中。

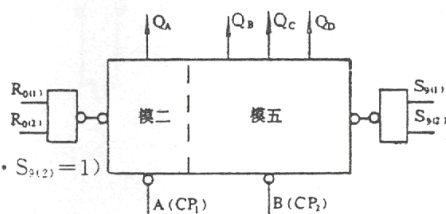


图 5.1 74LS90 逻辑图

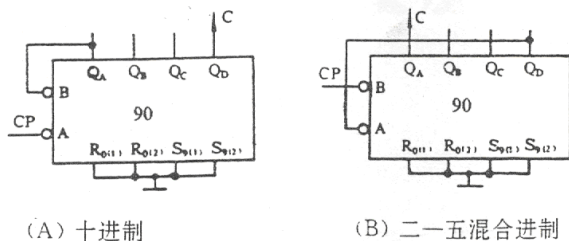


图 5.2 十进制计数器

2. 计数器级连

分别用 2 片 74LS90 计数器级连成二—五混合进制、十进制计数器。

- (1) 画出连线电路图。
- (2) 按图接线，并将输出端接到数码显示器的相应输入端，用单脉冲作为输入脉冲验证设计是否正确。
- (3) 画出四位十进制计数器连接图并总结多级计数器级连规律。

表5.1功能表

$R_{0(1)}$	$R_{0(2)}$	$S_{9(1)}$	$S_{9(2)}$	输出 $Q_D Q_C Q_B Q_A$
H	H	L	X	
H	H	X	L	
X	X	H	H	
X	L	X	L	
L	X	L	X	
L	X	X	L	
X	L	L	X	

表5.2二一五混合进制

计数	输出			
	Q_A	Q_D	Q_C	Q_B
0				
1				
2				
3				
4				
5				
6				
7				
8				
9				

表5.3十进制

计数	输出			
	Q_D	Q_C	Q_B	Q_A
0				
1				
2				
3				
4				
5				
6				
7				
8				
9				

3. 任意进制计数器设计方法

采用脉冲反馈法(称复位法或置位法),可用 74LS90 组成任意模(M)计数器。图 5.3 是用 74LS90 实现模 7 计数器的两种方案,图(A)采用复位法,即计数到 M 异步清 0,图(B)采用置位法,即计数到 M-1 异步置 0。

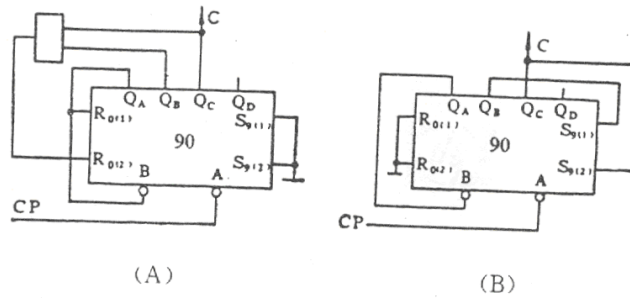


图 5.3 74LS90 实现七进制计数方法

当实现十以上进制的计数器时可将多片级连使用。

图 5.4 是 45 进制计数的一种方案,输出为 8421 BCD 码。

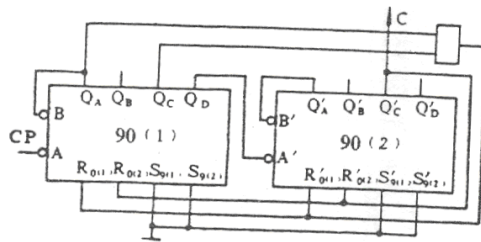


图 5.4

(1) 按图 5.4 接线, 并将输出接到显示器上验证。

(2) 设计一个六十进制计数器并接线验证。

(3) 记录上述实验各级同步波形。

四、实验报告

1. 整理实验内容和各实验数据。
2. 画出实验内容 1、2 所要求的电路图及波形图。
3. 总结计数器使用特点。

