

实验四 时序电路测试及研究 (设计性)

一、实验目的

1. 掌握常用时序电路分析, 设计及测试方法。
2. 训练独立进行实验的技能。

二、实验仪器及材料

- | | | | |
|----------|---------|-----------|-----|
| 1. 双踪示波器 | | | |
| 2. 器件 | 74LS73 | 双 J-K 触发器 | 2 片 |
| | 74LS175 | 四 D 触发器 | 1 片 |
| | 74LS10 | 三输入端三与非门 | 1 片 |
| 三、实验内容 | 74LS00 | 二输入端四与非门 | 1 片 |

1. 异步二进制计数器

- (1). 按图 4.1 接线

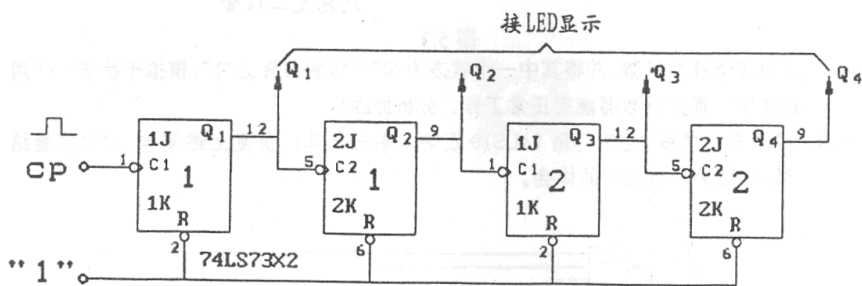


图 4.1

- (2). 由 CP 端输入单脉冲, 测试并记录 $Q_1 \sim Q_4$ 端状态及波形。
- (3). 试将异步二进制加法计数改为减法计数, 参考加法计数器, 要求实验并记录。

2. 异步二一十进制加法计数器

- (1). 按图 4.2 接线

Q_A 、 Q_B 、 Q_C 、 Q_D 4 个输出端分别接发光二极管显示, CP 端接连续脉冲或单脉冲。

- (2). 在 CP 端接连续脉冲, 观察 CP、 Q_A 、 Q_B 、 Q_C 及 Q_D 的波形。
- (3). 画出 CP、 Q_A 、 Q_B 、 Q_C 及 Q_D 的波形。

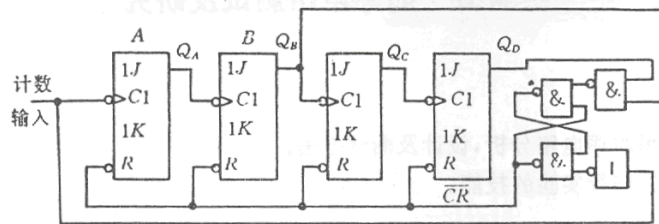


图 4.2

3. 自循环移位寄存器——环形计数器。

(1). 按图 4.3 接线，将 A、B、C、D 置为 1000，用单脉冲计数，记录各触发器状态。

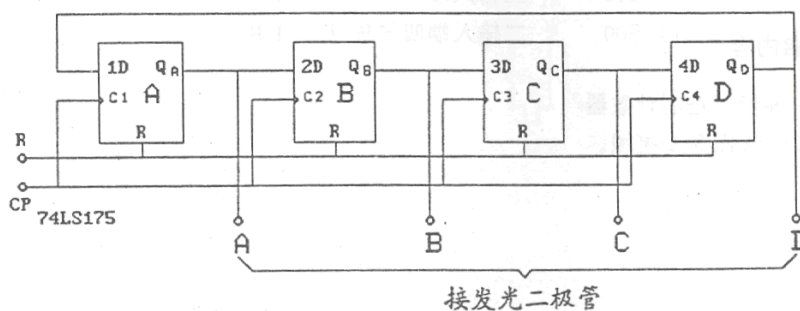


图 4.3

改为连续脉冲计数，并将其中一个状态为“0”的触发器置为“1”（模拟干扰信号作用的结果），观察计数器能否正常工作。分析原因。

(2). 按图 4.4 接线，与非门用 74LS10 三输入端三与非门重复上述实验，对比实验结果，总结关于自启动的体会。

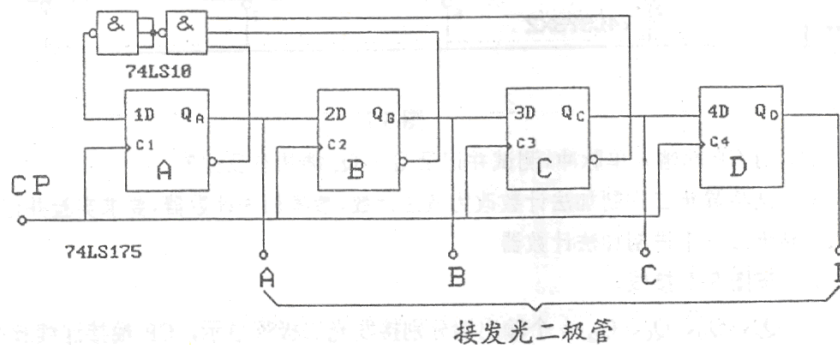


图 4.4

四、实验报告

1. 画出实验内容要求的波形及记录表格。
2. 总结时序电路特点。



加高电压 00101 逐位由 0 变 1 时，
 高位十进位输出 11 至 1011 00101
 示波上 0 变 1 时，即进位
 输出 0 变 1 时，即进位
 输出 1 变 0 时，即进位
 输出 0 变 1 时，即进位
 输出 1 变 0 时，即进位
 输出 0 变 1 时，即进位
 输出 1 变 0 时，即进位
 输出 0 变 1 时，即进位
 输出 1 变 0 时，即进位



项目制实一

项目制实二

项目制实三

项目制实四

项目制实五

项目制实六

项目制实七

项目制实八

项目制实九

项目制实十

项目制实十一

项目制实十二

项目制实十三

项目制实十四

项目制实十五

项目制实十六

项目制实十七

项目制实十八

项目制实十九

项目制实二十

项目制实二十一

项目制实二十二

项目制实二十三

项目制实二十四

项目制实二十五

项目制实二十六

项目制实二十七

项目制实二十八

项目制实二十九

项目制实三十

项目制实三十一

项目制实三十二

项目制实三十三

项目制实三十四

项目制实三十五

项目制实三十六

项目制实三十七

项目制实三十八

项目制实三十九

项目制实四十