

实验三 触发器功能模拟

一、实验目的

- 1、掌握触发器功能的测试方法。
- 2、掌握基本 RS 触发器的组成及工作原理。
- 3、掌握集成 JK 触发器和逻辑功能及触发方式。
- 4、掌握几种主要触发器之间相互转换的方法。
- 5、通过实验，体会 CPLD 芯片的高集成度和多 I/O 口。

二、硬件要求

主芯片：EP1K10TC100—3，时钟源，按键开关，拨码开关，LED 灯。

三、实验内容

将基本 RS 触发器，同步 RS 触发器，集成 J-K 触发器，D 触发器同时集成在一个 CPLD 芯片中模拟其功能，并研究其相互转化的方法。

实验的具体实现要连线测试。

四、实验原理

如图 2—3—1

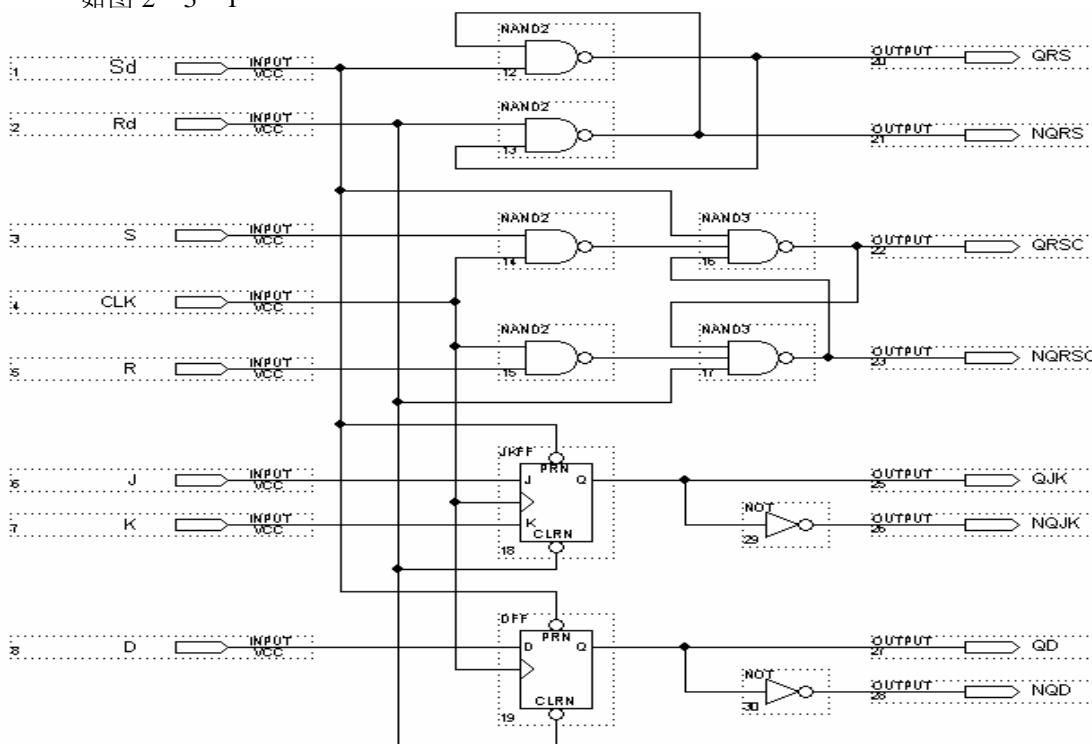


图 2—3—1

五、实验连线

输入信号 Sd,Rd 对应的管脚接按键开关，CLK 接时钟源（频率<0.5Hz）；输入信号 J，K，D，R，S 对应的管脚分别接拨码开关；输出信号 QRS，NQRS，QRSC，NQRSC，QJK，NQJK，QD，NQD 对应管脚分别接 LED 灯。

另外准备几根连接线，在改变为 T “触发”器时，短接相应管脚，或连接“0”“1”电平。

六、实验报告

填下述表一，表二，表三，表四。

表一 RS 寄存器

Rd	Sd	Q	NQ	说明
0	1			
1	0			
1	1			
0	0			

表二 RS 锁存器

R	S	CLK	Rd	Sd	Q^n	Q^{n+1}	Q^{n-1}	说明
X	X	X	1	0				
X	X	X	0	1				
X	X	X	0	0				
X	X	0	1	1				
0	0	1	1	1				
0	1	1	1	1				
1	0	1	1	1				
1	1	1	1	1				

表三 JK 触发器

J	K	CLK	Rd	Sd	Q^n	Q^{n+1}	NQ^{n-1}
X	X	X	0	1			
X	X	X	1	0			
X	X	X	0	0			
X	X	0	1	1			
X	X	1	1	1			
0	0	※	1	1			
0	1	※	1	1			
1	0	↓	1	1			
1	1	↓	1	1			

表四 D 触发器

INPUT				OUTPUT	
D	LK	Rd	Sd	Q	NQ
X	X	0	1		
X	X	1	0		
X	X	0	0		
X	0	1	1		
X	1	1	1		
0	↑	1	1		
1	↑	1	1		

分别将 JK 触发器和 D 触发器接成 T 触发器，模拟其工作状态，并画出其波形。